

# USB2.0 接口的虚拟逻辑分析仪卡的设计与实现

陈建泗 张敏芳 罗贤全  
(石家庄军械工程学院 050003)

**摘要** 本文介绍了 USB 的优缺点,较详细地论述了笔者开发的一块基于 USB2.0 接口的虚拟逻辑分析仪卡,包括它的 USB 接口芯片、工作原理和软硬件实现。

**关键词** USB 逻辑分析仪 CYPRESS

**中图分类号:** TP333 **文献标识码:** A

## The Design and Realization of a Virtual Logic Wave Analyzer Based on USB

Chen JianSi Zhang MingFang LuoXianQuan

(ordnance engineering college, shijiazhuang 050003)

**Abstract:** The article introduces the advantage and disadvantage of the USB, then describe the design of a virtual LogicWave analyzer based on USB including its interface chip, working principle and the realization of software and hardware.

**Keywords:** USB2.0 Virtual LogicWave Analyzer CYPRESS

### 一、USB 总线简介<sup>[1][2]</sup>

#### 1、USB 的概念及其特性

USB 是英文 Universal Serial Bus 的缩写,中文称之为“通用串行总线”,是一种新型的 PC 机接口技术。它是由 Compaq、DEC、IBM、Intel、Microsoft、NEC 和 Northern Telecom 等七大公司于 1994 年 11 月联合开发的计算机串行接口总线标准,1996 年 1 月 15 日颁布 USB1.0 版本规范,1998 年 10 月公布了 1.1 版本。USB2.0 版本规范于 2000 年 4 月 27 日由 Compaq、HP、Intel、Microsoft、NEC 和 Philips 正式对外发布。主要有如下特性:

(1)低成本。为了把外围设备连接到 PC 上去,USB 提供了一种低成本的解决方案。所有系统的智能机制都驻留在主机并嵌入芯片组中,方便了外设制造。

(2)热插拔。真正的“即插即用”(P & P)。设备连接后由 USB 自检,并且由软件自动配置,完成后立刻就能使用,不需要用户进行干涉。

(3)单一的连接类型。USB 定义了一种简单的连接器,仅用一个四芯电缆,它可以用来连接任何一个 USB 设备。多个连接器可以通过 USB 集线器连接。PC 插槽将随之减少,空间得到节省。

(4)最多可连接 127 个设备。每个 USB 总线支持 127 个设备的连接,树状拓扑。

(5)低速或全速设备。USB 有两种设备传输速率:1.5Mbps 和 12Mbps,且自适应转换。USB2.0 可达 480Mbps。较低的那个传输速率能够适合低速、低成本的 USB 设备。因为数据线不需要带屏蔽,降低了所使用的数据线的成本。

(6)数据线供电。外围设备能够通过数据线进行供电。5 伏的直流电压可以直接加在数据线上。电流大小则取决于集线器的端口,范围从 100mA 至 500mA。

(7)不需要系统资源。不像 ISA、EISA、PCI 设备,USB 设备不需要占用内存或 I/O 地址空间,而且也不需要占用 IRQ 和 MD A 通道,所有的事物处理都是由控制器管理。

(8)错误检测和恢复。USB 事务处理包括错误检测机制,它们用以确保数据无错误发送。在发生错误时,事务处理可以重来。

## 2、USB 最小系统的基本结构

一个完整的具有实用功能的 USB 最小系统主要由主机控制器、USB 外围设备、各层驱动程序、USB 芯片固件程序及客户应用程序五个部分组成。USB 需要主机硬件、操作系统和外设三个方面的支持才能工作。目前计算机的主板一般都支持 USB，Windows98 之后的操作系统也都内置了对 USB 功能的支持。目前很多 USB 产品如数码相机、数字音箱、数字游戏杆、打印机、扫描仪、键盘、鼠标等都已经进入实用领域。因此，开发基于 USB 接口的虚拟逻辑分析仪有许多其他接口不具有的优点：使用方便、即插即用、传输速度快和可靠性高等。

## 二、虚拟逻辑分析仪卡的设计与实现

逻辑分析仪卡主要用于分析数字信号之间的逻辑关系。它也是基于 PC-104 总线的，通过 USB 总线与主机进行通信。同时它具有 USB-PC104 的信号转换功能，为了提高信号的采集速度，采用了支持 USB2.0 协议的 USB 接口芯片。

### 1、器件选择

考虑到数据的传输速度，这次我们选择了支持 USB2.0 接口芯片 CYPRESS 公司的 EZ-USB FX2 家族的 CY7C68013。这种芯片集成了 USB2.0 接收器、USB 引擎、增强型的 8051 微控制器及 8.5KB 片上 RAM、4KB FIFO 存储器以及 1 个通用外部可编程接口(GPIF)。它可同时支持 USB 低速、高速和全速传输模式，传输速率可达到 480Mbits 每秒。器件内部组成框图如图 1 所示：

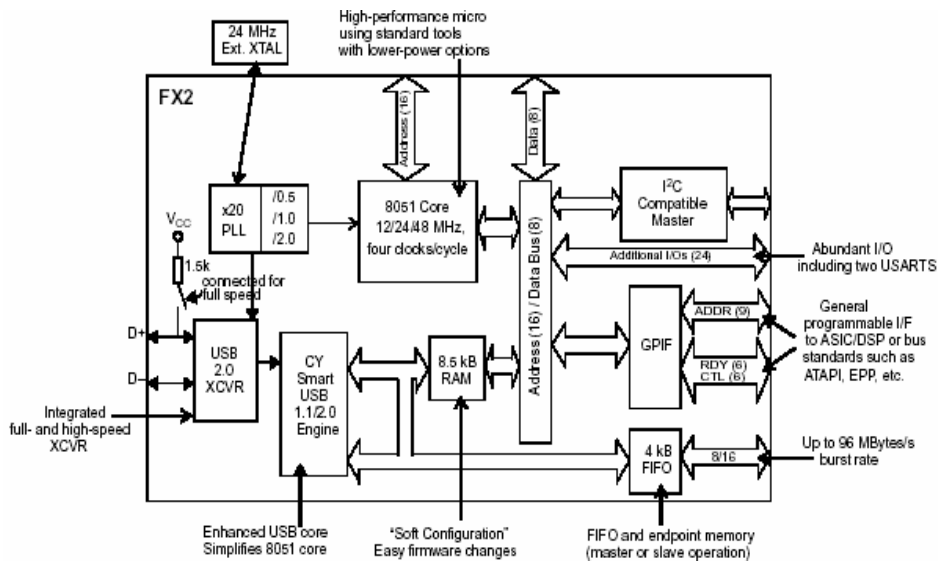


图 1 芯片内部框图

CY7C68013 拥有 1 个独特的架构，其中包括 1 个智能 USB 串行接口引擎 (SIE)。它执行所有基本的 USB 功能，将嵌入式 MCU 解放出来以用于实现专用的功能，并保证其持续的高性能的传输速率。CY7C68013 还包括 1 个通用可编程接口 (GPIF)，允许它“无胶粘接”，即可与任何 ASIC 或 DSP 进行连接，并且它还支持所有通用总线标准，包括 ATA、UTOPIA、EPP 和 PCMCIA，由于这点，我们就可将之用于 PC104 总线的接口。CY7C68013 完全适用于 USB2.0 协议，并向下兼容 USB1.1 协议。

CY7C68013 有 3 种封装形式：56 脚 SOPP、100 脚的 TQFF (薄形四方扁平封装)、128 脚的 TQFP。引脚数的区别在于输入、输出引脚数的不同，以针对不同的应用要求。引脚数越多，功能就越强。128 脚的芯片具有完整的 8051 和 GPIF 功能，并且数据线扩展到了 16 位，中断数也有所增加，100 脚的没有引出 8051 的数据线和地址线，56 脚的功能最少，只

有不完全的 GPIF 功能。本课题选用了 128 脚的芯片，以充分利用它的功能。

## 2、硬件设计

本课题的虚拟逻辑分析仪实现的主要功能是：在一定的触发条件下以较高的采样速率采集外界的数字逻辑信号，并将之存储起来，同时在一定的时机通过 USB 总线将数据送到 PC 主机进行数据处理和显示，同时还要具有可通过 PC104 总线扩展外部功能电路卡，即也能实现 USB-PC104 信号转换的原理。

具体的性能指标是：具有 16 通道且可选，采集频率达到 40MHz 以上，存储深度至少达到 2K 以上，触发条件能达到 3 种以上，而且各种性能指标均可以进行扩展。

硬件电路主要以 USB 的接口芯片为核心，除了 USB 功能外，可将它看成一个 MPU。逻辑信号的采集和存储由它来控制，同时它还要负责与主机通过 USB 总线进行通信。信号的采集利用了芯片的 GPIF 功能，当它一启动后，就可不用 MPU 的干预，MPU 完全可以独立出来完成别的任务。硬件的工作原理框图如图 2 下：

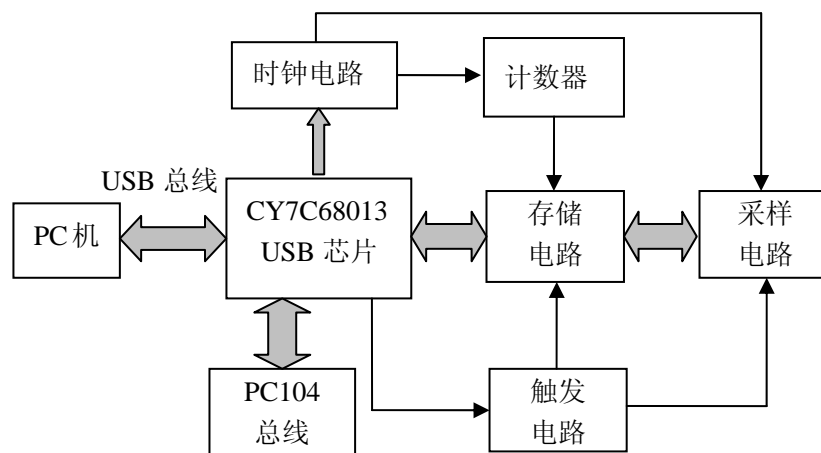


图 2 虚拟逻辑分析仪硬件原理框图

MPU 的主要控制信号有以下几个：时钟电路控制信号 CLK100 和 IFCLK，存储电路控制信号 RAMEN、读信号 RAMRD 和写信号 RAMWR，计数器清零信号 CLEAR 和触发电路控制信号 TRIGEN。

工作原理如下：当系统上电复位后，先进行初始化，禁止时钟电路输出，计数器和存储器复位(使 CLK100、IFCLK 和 CLEAR 信号为零，RAMEN 为高)，RAMWR 信号设为有效，使触发信号无效。接着由应用程序通过 USB 总线向电路发出一个启动命令要求，USB 芯片的 MPU(以下简称 MPU)开 INTO 中断，CLEAR 信号为高，CLK100 信号为高，计数器开始工作，同时送出触发信号，采样电路开始工作。系统采样时，在时钟脉冲的上升沿信号被锁存同时存储器地址加 1，在时钟脉冲的下降沿信号被写入 SRAM 存储器中。当存储器存满时，由于计数器的循环计数功能，存储器地址又跳到零，同时产生一个 INTO 中断。MPU 接到中断后停止时钟电路工作，并将使能 RAMRD 信号，存储器被设为读模式，最后启动 GPIF 将存储器中的数据存到 USB 芯片的缓冲区中。当 GPIF 完成指定的任务时，也会产生一个完成中断，MPU 便启动 IN 端点，将数据发送给主机，主机应用程序进行相关处理与显示。

## 3、固件程序与驱动程序的开发

USB2.0 固件和驱动程序的作用与 USB1.1 大致一样，开发方法也类似。但 CYPRESS 公司为 CY68013 芯片的开发提供了众多的固件例子和资料(主要是 C 源代码)，将它们修改

后可以直接使用，用的编译器也是 KEIL C。同时，网上还提供了 EZ-USB 系列(包括 CY7C68013)的通用驱动，基本不必要修改即可使用，只是要修改固件使其和驱动程序一一对应，具体的开发资料可见 CYPRESS 公司的有关文档<sup>[9]</sup>。

#### 4、应用程序设计

应用软件即要设计一个逻辑分析仪的虚拟面板，它包括三个模块：底层通信模块、参数设置模块、信号数据处理模块和信号显示模块。面板如图 3 所示：

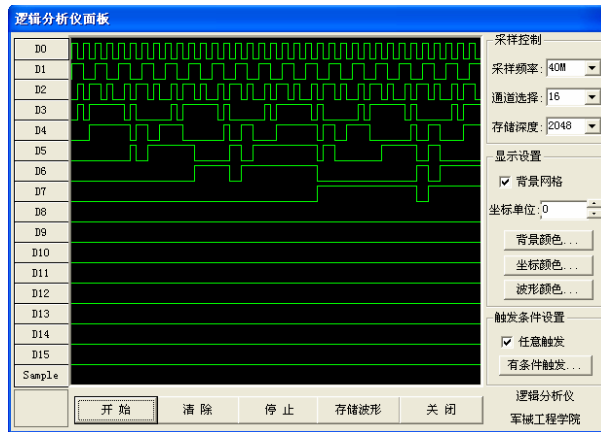


图 3 虚拟逻辑分析仪面板

(1) 底层通信模块：主要负责与 USB 驱动程序打交道，通过操作系统的 API 函数进行，将 USB 设备传回的数据存储到指令的缓冲区中。

(2) 参数设置模块：主要完成虚拟逻辑分析仪各类参数的设置，如通道数、存储深度、触发条件、显示背景及波形颜色等等。

(3)信号数据处理模块：对采集到的信号进行相关的分析，比较，处理，对结果进行存储，如是 CPU 数据信号的，还可以分析指令的执行情况。

(4)信号显示模块：将原始时钟信号和采样到的信号以波形的方式显示出来，对信号的处理结果也以适当的形式显示，以给用户直观的印象。

具体实现是用 VC++6.0 编写了一个虚拟逻辑分析仪类，它维护一个虚拟逻辑分析仪的所有数据结构和操作，工作时要和驱动程序一起安装。

#### 参考文献

- 1 许永和. USB 外围设备设计与应用. 中国电力出版社, 2002
- 2 张弘. USB 接口设计. 西安电子科技大学出版社, 2002
- 3 萧世文. USB2.0 硬件设计. 清华大学出版社, 2002
- 4 荀殿栋, 徐志军. 数字电路设计实用手册, 2003
- 5 丁元杰. 单片微机原理及应用. 机械工业出版社, 1998
- 6 CYPRESS 公司. FX2 TechRefManual, 2002

**作者简介：**陈建泗，男，1978 年生，汉族，雷达工程专业学士，主要研究方向：电子装备性能测试和故障诊断，教学管理

**通信地址：**石家庄市军械工程学院训练部教保处 050003 陈建泗